

國科會工程處

113 年度「高效能晶片關鍵技術與創新應用計畫」徵求公告

壹、計畫背景及目的

近年來，新興科技的發展趨勢，無論是人工智慧、智慧物聯網、無人載具、自駕車、元宇宙、下世代行動通訊，甚至於到太空科技、金融服務、智慧醫療等，其關鍵科技都脫離不了半導體技術。因此，半導體技術的研究發展及產業布局，已成為全球各主要國家高度重視的核心議題。許多國家包括美國、歐盟、日韓、中國大陸等，都針對此領域推出不同的政策及補助，希望能在未來的科技競爭中脫穎而出。

經過數十年的努力及耕耘，臺灣半導體產業在全球占有舉足輕重的關鍵地位，包括晶圓代工全球產能第一、封裝測試全球產能第一、IC 設計全球第二，而且擁有全球最先進的製程技術，全球 10nm 以下晶片有 70% 以上來自臺灣。根據工研院產科國際所統計，2022 年臺灣 IC 產業產值達新臺幣 48,370 億元(USD\$162.3B)，較 2021 年成長 18.5%。其中 IC 設計業產值為新臺幣 12,320 億元(USD\$41.3B)，較 2021 年成長 1.4%；IC 製造業為新臺幣 29,203 億元(USD\$98.0B)，較 2021 年成長 31.0%。臺灣雖然在相關產業繳出了亮麗的成績，但是在各國的政策加持下，未來如何能持續成長甚至於保持領先，仍面臨到非常艱難的挑戰。

展望未來，除了持續投入半導體製程的研發之外，如何加強在 IC 設計領域的競爭力，並且與半導體製程的優勢相輔相成，尤其是在先進製程的晶片開發上，進而加速切入高值應用領域布局，將是未來發展的重點，也希望藉此帶動產業全面升級，以持續穩固我國半導體產業領先地位。

本計畫「高效能晶片關鍵技術與創新應用計畫」，以「掌握高效能半導體

晶片關鍵自主技術與培育多元晶片設計人才，帶動新興產業成長動能，邁向2035年晶片建構創新應用生態系。」為願景，聚焦於高運算力、高頻、高功率電路與模組關鍵技術研發以及前瞻技術，鼓勵學界往16/7nm FinFET製程、異質整合技術及特殊應用製程發展，以符合產業人才需求。為支援各項研究主題之執行，將由國研院台灣半導體研究中心(TSRI)提供高效能晶片系統設計、製作、量測及異質整合服務。

貳、研發方向

國科會在「高效能晶片關鍵技術與創新應用計畫」所提出的規劃，主要依據國際半導體科技發展趨勢、國內半導體產業鏈的生態系、國內學研單位的相關研發能量，規劃出下列研究重點，引導並鼓勵有豐沛研究能量的臺灣學界提出前瞻性解決方案。本計畫徵求之研究重點分為三大分項(詳細說明請見附件一)。

- 一、 高運算力晶片
- 二、 高頻、高功率電路與模組
- 三、 前瞻技術挑戰

參、計畫撰寫說明

- 一、 計畫摘要:請於研究計畫中英文摘要(表CM02)具體說明要解決的問題和技術突破點，以達成本計畫所推動之頂尖研發目標或超越國際級相關研究的成果。
- 二、 計畫目標:依計畫徵求所列研究重點，提出明確陳述整體總目標，且以本計畫終極目標挑戰計畫內容。

- 三、計畫內容：鼓勵學界勇於提出不同於現有技術之前瞻性解決方案，以達成本計畫挑戰國際級成果之精神，並陳述各年度研發目標、計畫規劃藍圖(roadmap)、國內外現況分析、所欲達成之量化技術指標、達到該指標之執行策略等要項。
- 四、產學研合作：本專案計畫鼓勵於計畫書內陳述與業界或經濟部法人單位有實質合作之規劃項目與內容，並附上【合作意願書】(格式如附件三)，請將此意願書附於計畫書表 CM03 研究計畫內容之後，作為計畫評分的參考。
- 五、資源與專長整合：為導入軟硬體系統整合技術以實現次系統之展示，鼓勵籌組跨領域研究團隊，並槓桿 TSRI 研發環境，團隊若需使用 TSRI 的資源及研究環境，請參考附件二，提出相關規劃。各子計畫間的垂直整合之規劃需於計畫書中具體敘明。
- 六、研究成果矽智財(IP)分享共用：為使國家資源投入研發成果有效運用，鼓勵研究團隊未來將研究成果所產生的矽智財(IP)，無償導入於國研院半導體研究中心 IP 資料庫，分享共用給本專案研究團隊可以在學術研究上使用，讓跨團隊合作加速本專案的整體研發速度，有意願分享之團隊將獲得較多晶片下線經費的支持。
- 七、增進國際影響力：鼓勵與國際團隊共同合作或交流，並積極參與相關國際性活動如國際頂尖會議與期刊論文發表，以提升台灣晶片設計研發實力。

肆、計畫申請、審查及核定

一、申請須知

- (一) 申請機構與計畫主持人(申請人)須符合本會補助專題研究計畫作業要點之規定。
- (二) 本專案須規劃申請 5 年期計畫，自 113 年 5 月 1 日至 118 年 4 月 30 日，且以單一整合型研究計畫為限。
- (三) 每一整合型計畫之總計畫及所有子計畫全部書寫於一份計畫書，子計畫應為三個(含)以上，最多以不超過六個為原則。總計畫主持人須同時主持 1 項子計畫，各主持人應實質參與研究，計畫書應詳實註明各主持人負責之研究主題，整合之計畫需有總體明確的目標，並由總計畫主持人之服務機關提出申請。未依規定申請者，恕不予受理審查。
- (四) 每一計畫每年度申請總額以不超過 2,000 萬元為原則。
- (五) 計畫請從三大研究分項中，擇一申請最相關之分項，本會將邀請相關領域專家學者就計畫內容進行審查。
- (六) 申請程序：
 1. 計畫申請作業，自即日起接受申請，請申請人依本會補助專題研究計畫作業要點，研提正式計畫申請書(採線上申請)；申請人之任職機構應於 113 年 2 月 20 日(星期二)前備函送達本會(請彙整造冊後專案函送，逾期恕不受理)。
 2. 計畫書撰寫時，請採用本會專題研究計畫申請書格式；線上申請時，請選擇「專題類-隨到隨審計畫」；計畫類別點選「一般策略專案計畫」；研究型別點選「整合型計畫」；計畫歸屬點選「工程處」；學門代碼點選「E9878-高效能晶片關鍵技術與創新應用計畫」，子學門代碼依計畫所屬分項點選其中之一「E987801-高運算力晶片、E987802-

高頻、高功率電路與模組、E987803-前瞻技術挑戰」。

(七)計畫內容(表 CM03)頁數應符合工程處專題研究計畫申請書頁數限制之規範。

二、 審查與核定

(一) 審查方式包括初審及複審，如有必要將安排計畫申請人簡報計畫內容。

(二) 本計畫屬專案計畫，審查未獲通過者，恕無申覆機制。

(三) 本計畫申請人須規劃申請 5 年期計畫，自 113 年 5 月 1 日至 118 年 4 月 30 日，業經審查通過，核定補助二年(自 113 年 5 月 1 日至 115 年 4 月 30 日)；計畫執行第二年期時，將進行成果審查，各執行團隊參考審查意見，以修訂計畫內容，再重新提送後續年度計畫書；本會可視情況調整作業時程。

(四) 審查重點：

1. 計畫提案之企圖心與本計畫欲突破晶片規格項目之切合度。
2. 技術可行性：需提出具體分年技術規劃藍圖(roadmap)。
3. 新穎性與學術研究卓越。
4. 計畫所提技術之理論基礎。
5. 計畫主持人之執行力。
6. 團隊成員之互補性與跨專長、跨學門資源整合能力。
7. 產業合作(含工研院)與未來落地應用之規劃。
8. 研究成果矽智財(IP)導入於國研院半導體研究中心 IP 資料庫之規劃。
9. 關鍵專利之布局規劃。

(五) 本專案之總計畫及子計畫主持人，本會得核給研究主持費最高每個月

新台幣 30,000 元，以鼓勵總計畫及子計畫主持人能專注投入執行。總計畫及子計畫主持人於計畫執行期間僅得支領 1 份研究主持費，同一執行期限若同時執行 2 件以上，以最高額度計算，並得於不同計畫內採差額方式核給。

(六) 本計畫列入國科會專題研究計畫件數計算額度，經核定補助後，列入總計畫主持人執行計畫件數，子計畫主持人則不列入計算。

伍、執行與考評

- 一、 本會將對執行計畫定期進行考評，執行團隊必須配合提供計畫執行進度與成果，並出席各項審查會議(需要時並作實地訪視)。
- 二、 執行團隊須配合本會進行計畫執行成果發表、推廣應用及交流等工作推動。
- 三、 如未依規定繳交報告或執行成效未如預期且計畫主持人未盡力改善時，本會得調減次年度經費或終止執行該計畫。

陸、其他注意事項

- 一、 各年度所需經費如未獲立法院審議通過或經部分刪減，本會得依審議結果調減補助經費，並按預算法第五十四條規定辦理。
- 二、 計畫成果發表除須註明本會補助外，亦請註明本計畫名稱或計畫編號。
- 三、 本計畫之簽約、撥款、延期與變更、經費結報及報告繳交等應依本會補助專題研究計畫作業要點、本會補助專題研究計畫經費處理原則、專題研究計畫補助合約書與執行同意書及其他有關規定辦理。
- 四、 本公告未盡事宜，應依本會補助專題研究計畫作業要點、本會補助專題研究計畫經費處理原則及其他相關法令規定辦理。

柒、計畫聯絡方式

召集人：國立中山大學電機工程學系 王朝欽教授

Tel : (07) -5252000-4144

E-mail : ccwang@ee.nsysu.edu.tw

共同召集人：國立台灣大學電子工程研究所 呂良鴻教授

Tel : (02) 33663608

E-mail : lhlu@ntu.edu.tw

國科會工程處承辦人：黃士育副研究員、李俊和博士

Tel : (02) 2737-7374

E-mail : chhlee@nstc.gov.tw

國科會工程處專任助理：許馨予小姐

Tel : (02) 2737-7525

E-mail : xyshu@nstc.gov.tw

有關計畫申請系統操作問題，請洽本會資訊系統服務專線

Tel : (02)2737-7590、7591、7592